

PATENT  
ATTORNEY DOCKET NO. 0074/013001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants : Shuji MIYASAKA et al.      Art Unit: 2124  
Application No. : 09/909,971      Examiner: Malzahn, D.  
Filing Date: July 23, 2001  
Title : SIGNAL PROCESSING UNIT AND SIGNAL PROCESSING METHOD  
INCLUDING USING AN EXPONENT PART AND A MANTISSA PART  
FOR POWER GENERATION

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

SUBMISSION OF PRIORITY DOCUMENT

Sir:

Under the provisions of 35 USC 119, applicants hereby claim the benefit of the filing date of Japanese Patent Application No. 2000-222264 filed on July 24, 2000.

In support of applicants' claim for priority, filed herewith is a certified copy of the Japanese priority document.

It is respectfully requested that the receipt of the certified copy attached hereto be acknowledged in this application.

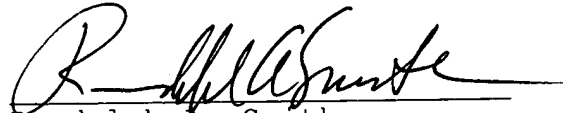
If any fees are due in connection with this filing, please charge our Deposit Account No. 19-2586, referencing Attorney Docket No. 0074/013001.

Submission of Priority Document  
Application No. : 09/909,971  
Page 2

If there are any questions regarding this application, please  
telephone the undersigned at the telephone number listed below.

Respectfully submitted,

Date: March 3, 2005

  
Randolph A. Smith  
Reg. No. 32,548

**SMITH PATENT OFFICE**

1901 Pennsylvania Ave., N.W.  
Suite 200  
Washington, D.C. 20006-3433  
Telephone: 202/530-5900  
Facsimile: 202/530-5902  
Miyasaka030305

日本国特許庁  
JAPAN PATENT OFFICE

09,909,971

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。  
This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日 2000年 7月24日  
Date of Application:

出願番号 特願2000-222264  
Application Number:  
[JP2000-222264]

CERTIFIED COPY OF  
PRIORITY DOCUMENT

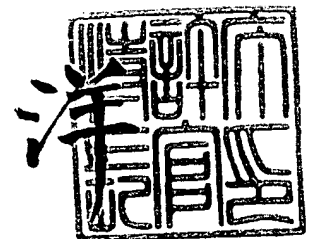
願人 松下電器産業株式会社  
Applicant(s):

BEST AVAILABLE COPY

2005年 2月 9日

特許庁長官  
Commissioner,  
Japan Patent Office

小川



【書類名】 特許願

【整理番号】 2022520315

【提出日】 平成12年 7月24日

【あて先】 特許庁長官殿

【国際特許分類】 G10L 9/18

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 宮阪 修二

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 則松 武志

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 津島 峰生

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 石川 智一

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 澤田 慶昭

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

## 【代理人】

【識別番号】 100097445

## 【弁理士】

【氏名又は名称】 岩橋 文雄

## 【選任した代理人】

【識別番号】 100103355

## 【弁理士】

【氏名又は名称】 坂口 智康

## 【選任した代理人】

【識別番号】 100109667

## 【弁理士】

【氏名又は名称】 内藤 浩樹

## 【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 巾乗算出装置

【特許請求の範囲】

【請求項1】 Eビットの指数部と、Fビットの仮数部とによって構成されている浮動小数点データを $v$ とした時、 $v^p$ の値を算出する巾乗算出装置であって（ $p$ は定数）、上記指数部からビット列を取り出す指数部抽出手段と、上記仮数部の上位Kビットを取り出す仮数部抽出手段と、上記指数部抽出手段の出力 $e$ を入力とする関数 $X(e)$ の値を出力する第1の変換手段と、上記仮数部抽出手段の出力 $f$ を入力とする関数 $Y(f)$ の値を出力する第2の変換手段と、上記第1の変換手段の出力値と、上記第2の変換手段の出力値とを乗算する乗算手段とを備え、 $i$ 、 $j$ を整数とした時、上記 $X(i)$ は、 $2^{((i - ((1 \ll E) - 1) - K) * p)}$ となる値を返す関数であり、上記 $Y(j)$ は、 $((1 \ll K) + j)^p$ となる値を返す関数であることを特徴とする巾乗算出装置。

【請求項2】 実数 $S$ に対し、上記 $X(i)$ は、 $2^{((i - ((1 \ll E) - 1) - K) * p)} * S$ となる値を返す関数であり、上記 $Y(j)$ は、 $((1 \ll K) + j)^p / S$ となる値を返す関数であることを特徴とする請求項1記載の巾乗算出装置。

【請求項3】 上記第1の変換手段は、アドレス $i$ に対して、 $X(i)$ の値が予め格納されているテーブルによって構成されており、上記第2の変換手段は、アドレス $j$ に対して、 $Y(j)$ の値が予め格納されているテーブルによって構成されていることを特徴とする請求項1または2記載の巾乗算出装置。

【請求項4】 Eビットの指数部と、Fビットの仮数部とによって構成されている浮動小数点データを $v$ とした時、 $v^p$ の値を算出する巾乗算出装置であって（ $p$ は定数）、上記指数部からビット列を取り出す指数部抽出手段と、上記仮数部の上位Kビットを取り出す仮数部抽出手段と、上記指数部抽出手段の出力 $e$ 、上記仮数部抽出手段の出力 $f$ を入力とする関数 $Z(e, f)$ の値を出力する第3の変換手段とを備え、 $i$ 、 $j$ を整数とした時、上記 $Z(i, j)$ は、 $2^{((i - ((1 \ll E) - 1) - K) * p)} * ((1 \ll K) + j)^p$ となる値を返すことを特徴とする巾乗算出装置。

【請求項5】上記第3の変換手段は、アドレス  $i$ 、 $j$  に対して、 $Z(i, j)$  の値が予め格納されているテーブルによって構成されていることを特徴とする請求項4記載の巾乗算出装置。

【請求項6】 $p = 1$  であり、上記第3の変換手段は、アドレス  $i$ 、 $j$  に対して、 $Z(i, j)$  の値を整数化した値が予め格納されているテーブルによって構成されていることを特徴とする請求項4または5記載の巾乗算出装置。

【請求項7】上記指数部と上記仮数部とは、指数部が上位、仮数部が下位である連続のビットフィールドに配置されており、指数部と仮数部とにまたがるビットフィールドから仮数部の上位  $K$  ビットを含むビットパターンを抽出する事によって、指数部の少なくとも下位側のビットと、仮数部の上位  $K$  ビットとを同時に取りだし、上記取り出した値をアドレスとして、上記第3の変換手段を構成しているテーブルを引くことを特徴とする請求項5または6記載の巾乗算出装置。

#### 【発明の詳細な説明】

##### 【0001】

#### 【発明の属する技術分野】

本発明は、浮動小数点フォーマットのデータ  $v$  に対し、 $v$  の  $p$  乗 ( $v^p$ ) を算出する巾乗算出装置に関するものである。例えば、MPEG2 或いは、MPEG4 オーディオ符号化方式 AAC のエンコードで用いられる、 $v$  の 0.75 乗の計算を少ない回路構成でかつ、高速に実現する巾乗算出装置を提供するものである。

##### 【0002】

#### 【従来の技術】

本願発明者らは、特開平11-288365号公報にて、入力が整数のあるところの巾乗算出装置、例えば、 $x^{(4/3)}$  を少ない回路構成で、かつ高速に算出する装置に関して、その構成を述べた。上記発明では、入力値  $x$  の変域を、例えば、 $0 \leq x < 8192$  とした。その様な入力値  $x$  に対して、 $x^{(4/3)}$  は以下の様に算出される。

##### 【0003】

まず、図9に示すように、入力値  $x$  は、1023以下の値か否か検査される。

1023以下の値であれば、 $x' = x$ 、そうでなければ、 $x' = x / 8$ とされる。すなわち  $x'$  の値は、この段階で、 $x' \leq 1023$  となっている。その様にして設定された  $x'$  をアドレスとしてROMテーブルが引かれる。当該ROMテーブルには、値が、0から1023までの値に対する  $(4/3)$  乗の値が、それぞれ対応するアドレスに格納されている。図10に示す通りである。

#### 【0004】

さて、ここで、このようなROMテーブルを、 $x'$  をアドレスとして引き、該アドレスに対応するデータを  $y'$  とする。もしここで、元々の入力値  $x$  が1023以下の値である場合は、 $y = y'$  とされ、そうでない場合は、 $y = y' * 16$  とされる。この様にして算出された  $y$  が、今求める値であるところの、 $x^{(4/3)}$  である。

#### 【0005】

このようにして、入力が整数のあるところの巾乗の計算が、少ない回路規模で、かつ高速に行えることとなる。

#### 【0006】

##### 【発明が解決しようとする課題】

しかしながら上記の様な方法では、入力が整数であるということを前提にしているので、入力が浮動小数点データであるような場合適用できないという課題を有していた。

#### 【0007】

或いは、入力の浮動小数点データを整数に型変換してから、上記従来の技術で述べた構成で巾乗の算出を行うこともできるが、その場合、浮動小数点データを整数に型変換するという余分の処理が発生するし、また、型変換に伴い演算精度ロスが発生するという課題を有していた。

#### 【0008】

本発明は、このような従来の問題点に鑑みてなされたものであって、入力値が浮動小数点データである場合でも、少ない回路構成で、高速に、演算精度良く、巾乗の計算を行えるような巾乗算出装置を提供することを目的とする。

#### 【0009】



**【課題を解決するための手段】**

上記の課題を解決するため、本願の請求項1記載の発明は、Eビットの指数部と、Fビットの仮数部とによって構成されている浮動小数点データを $v$ とした時、 $v^p$ の値を算出する巾乗算出装置であって（ $p$ は定数）、上記指数部からビット列を取りだす指数部抽出手段と、上記仮数部の上位 $K$ ビットを取りだす仮数部抽出手段と、上記指数部抽出手段の出力 $e$ を入力とする関数 $X(e)$ の値を出力する第1の変換手段と、上記仮数部抽出手段の出力 $f$ を入力とする関数 $Y(f)$ の値を出力する第2の変換手段と、上記第1の変換手段の出力値と、上記第2の変換手段の出力値とを乗算する乗算手段とを具備することを特徴とするものである。

**【0010】**

本願の請求項2記載の発明は、請求項1の巾乗算出装置において、実数 $S$ に対し、上記 $X(i)$ は、 $2^{((i - ((1 \ll E) - 1) - K) * p) * S}$ となる値を返す関数であり、上記 $Y(j)$ は、 $(( (1 \ll K) + j)^p) / S$ となる値を返す関数であることを特徴とするものである。

**【0011】**

本願の請求項3記載の発明は、請求項1の巾乗算出装置において、上記第1の変換手段は、アドレス $i$ に対して、 $X(i)$ の値が予め格納されているテーブルによって構成されており、上記第2の変換手段は、アドレス $j$ に対して、 $Y(j)$ の値が予め格納されているテーブルによって構成されていることを特徴とするものである。

**【0012】**

本願の請求項4記載の発明は、Eビットの指数部と、Fビットの仮数部とによって構成されている浮動小数点データを $v$ とした時、 $v^p$ の値を算出する巾乗算出装置であって（ $p$ は定数）、上記指数部からビット列を取りだす指数部抽出手段と、上記仮数部の上位 $K$ ビットを取りだす仮数部抽出手段と、上記指数部抽出手段の出力 $e$ 、上記仮数部抽出手段の出力 $f$ を入力とする関数 $Z(e, f)$ の値を出力する第3の変換手段とを具備することを特徴とするものである。

**【0013】**

本願の請求項 5 記載の発明は、請求項 4 の巾乗算出装置において、上記第 3 の変換手段は、アドレス  $i$ 、 $j$  に対して、 $Z(i, j)$  の値が予め格納されているテーブルによって構成されていることを特徴とするものである。

#### 【0 0 1 4】

本願の請求項 6 記載の発明は、請求項 4、5 の巾乗算出装置において、 $p = 1$  であり、上記第 3 の変換手段は、アドレス  $i$ 、 $j$  に対して、 $Z(i, j)$  の値を整数化した値が予め格納されているテーブルによって構成されていることを特徴とするものである。

#### 【0 0 1 5】

本願の請求項 7 記載の発明は、請求項 5、6 の巾乗算出装置において、上記指数部と上記仮数部とは、指数部が上位、仮数部が下位である連続のビットフィールドに配置されており、指数部と仮数部とにまたがるビットフィールドから仮数部の上位  $K$  ビットを含むビットパターンを抽出する事によって、指数部の少なくとも下位側のビットと、仮数部の上位  $K$  ビットとを同時に取りだし、上記取り出した値をアドレスとして、上記第 3 の変換手段を構成しているテーブルを引くことを特徴とするものである。

#### 【0 0 1 6】

##### 【発明の実施の形態】

本実施の形態においては、入力の変動小数点フォーマットは、IEEE 7 5 4 準拠の 3 2 ビット変動小数点フォーマットとする。まず、この IEEE 7 5 4 準拠の 3 2 ビット変動小数点フォーマットについて、概略を説明する。

#### 【0 0 1 7】

図 6 は、IEEE 7 5 4 準拠の 3 2 ビット変動小数点フォーマットのビットフィールドを表す図である。図において、最上位の 1 ビットは、符号ビットであり、0 なら正の数、1 なら負の数を示す。

#### 【0 0 1 8】

符号ビット 6 0 0 に続く 8 ビットは、指数部 6 0 1 といわれる領域である。指数部 6 0 1 に続く 2 3 ビットは、仮数部 6 0 2 といわれる領域である。ここで指数部を 8 ビットの整数と見た場合の値を  $e$ 、仮数部 2 3 ビットを、該 2 3 ビット

の最上位ビットの上に小数点があるような固定少数点数と見た場合の値を  $k$  とすると、この浮動小数点フォーマットで表される実数値  $v$  は、

$$v = (2^{(e-127)}) * (1 \cdot k)$$

となる。ここで、 $(1 \cdot k)$  の表記は、23ビットデータ  $k$  の最上位ビットに小数点があり、小数点の上の1ビットは、常に1である事を示している。

### 【0019】

例えば、23ビットデータ  $k$  が  $k = 1000000000000000000000$  である場合、

$$(1 \cdot k) = B'1.1000000000000000000000 = 1 + 0.5 = 1.5$$

を表している。

### 【0020】

確認のために、もう1つ例を示すと、 $k = 1110000000000000000000$  である場合、

$$(1 \cdot k) = B'1.1110000000000000000000 = 1 + 0.5 + 0.25 + 0.125 = 1.875$$

を表していることになる。

### 【0021】

つまり、仮数部は、1.0以上、2.0未満の値を表現するフィールドである。すなわち、IEEE 754 準拠の32ビット浮動小数点のビットパターンが、例えば、0 10000000 1110000000000000000000の場合、このビットパターンが示す実数値  $v$  は、

$$v = (2^{(128-127)}) * 1.875 = 3.75$$

となる。

### 【0022】

また、0 01111110 1000000000000000000000の場合、このビットパターンが示す実数値  $v$  は、

$$v = (2^{(126-127)}) * 1.5 = 0.75$$

となる。

### 【0023】

(実施の形態1)

以下本発明の実施の形態 1 における巾乗算出装置について図面を参照しながら説明する。本実施の形態では、巾乗値  $v \wedge 0.75$  の値を求める巾乗算出装置として説明する。これは MPEG 2、或いは、MPEG 4 AAC 規格のオーディオエンコーダの中で頻繁に行われる処理に準拠している (ISO/IEC 13818-7:1997)。

#### 【0024】

図 1 は実施の形態 1 における巾乗算出装置の構成を示すブロック図である。この巾乗算出装置は、指数部抽出手段 100、仮数部抽出手段 101、第 1 の変換手段 102、第 2 の変換手段 103、乗算手段 104 を含んで構成される。

#### 【0025】

指数部抽出手段 100 は、浮動小数点フォーマットのデータの指数部からビット列を取り出す。すなわち、本実施の形態では浮動小数点フォーマットは、IEEE 754、32 ビット浮動小数点準拠としているので、図 6 に示す指数部 8 ビットを取り出すことになる。

#### 【0026】

仮数部抽出手段 101 は、浮動小数点フォーマットのデータの仮数部から上位 K ビットのビット列を取り出す。すなわち、本実施の形態では浮動小数点フォーマットは、IEEE 754、32 ビット浮動小数点準拠としているので、図 6 に示す仮数部 23 ビット中の、上位 K ビットを取り出すことになる。本実施の形態では、K は 12 とする。

#### 【0027】

第 1 の変換手段 102 は、上記指数部抽出手段 100 の出力値  $e$  を入力とする関数  $X(e)$  の値を出力する。本実施の形態では、図 2 に示すテーブルによって第 1 の変換手段 102 は構成されている。本テーブルには、アドレス  $i$  に対して、 $2^{((i-127-K)*0.75)}$  となる値が格納されている。

#### 【0028】

第 2 の変換手段 103 は、上記仮数部抽出手段 101 の出力値  $f$  を入力とする関数  $Y(f)$  の値を出力する。本実施の形態では、図 3 に示すテーブルによって第 2 の変換手段 103 は構成されている。本テーブルには、アドレス  $j$  に対して



9 6 6 3 0 9を計算し、6 9 3. 9 6 6 3 0 9を得る。この値は、本実施の形態で求めようとしているところの、6 1 4 4. 0 ^ 0. 7 5になっている。

**【 0 0 3 6 】**

本実施の形態の動作を確認するために、 $v = 1.875$  に対する  $v \wedge 0.75$  の算出過程を再度たどってみる。 $v = 1.875$  の場合、これに対する浮動小数点フォーマットのビットパターンは、`0 01111111 111000000000000000000000` であるので、指数部抽出手段 `100` はこの場合、`01111111` を抽出する。

**【 0 0 3 7 】**

次に、仮数部抽出手段 101 は、入力値  $v$  が与えられると、該  $v$  に対する浮動小数点フォーマットにおける仮数部の上位  $K$  ビットを抽出する ( $K = 12$ )。上記の例であれば、仮数部抽出手段 101 はこの場合、111000000000 を抽出する。

**【 0 0 3 8 】**

次に、第1の変換手段102は、上記指数部抽出手段100の出力値b'0111111111をアドレスとして、図2に示すテーブルを引く。この例の場合、b'0111111111は127であるので、アドレス127を引き、出力値0.001953を得る。

**【 0 0 3 9 】**

次に、第２の変換手段１０３は、上記仮数部抽出手段１０１の出力値**b'111000000000**をアドレスとして、図３に示すテーブルを引く。この例の場合、**b'111000000000**は**３５８４**であるので、アドレス**３５８４**を引き、出力値**８２０．３９１０５２**を得る。

【 0 0 4 0 】

最後に、乗算手段104は、上記第1の変換手段102の出力値と、上記第2の変換手段103の出力値とを乗算する。すなわち、 $0.001953 \times 820.391052$ を計算し、 $1.602224$ を得る。この値は、本実施の形態で求めようとしているところの、 $1.875 \times 0.75$ になっている。

【 0 0 4 1 】

以上の実施の形態では、第1の変換手段102は、図2に示すテーブルによって構成されており、それは、アドレス*i*に対して、 $2^{((i-127-K)*0.75)}$ となる

値が格納されていたが、必ずしもその必要はなく、例えば、アドレス  $i$  に対して、 $2^{((i-127)*0.75)}$  となる値が格納されているようにしてもよい。但しその場合、第 2 の変換手段 103 は、アドレス  $j$  に対して、 $((1.0+j/(1<K))^{0.75})$  となる値が格納されているようなテーブルで構成されなくてはならない。このようなテーブルを、図 4、図 5 に示した。

#### 【0042】

以上のように本実施の形態によれば、入力の変動小数点フォーマットのデータの指数部からビット列を取り出す指数部抽出手段と、当該仮数部の上位  $K$  ビットを取り出す仮数部抽出手段と、上記指数部抽出手段の出力  $e$  を入力とする関数  $X(e)$  の値を出力する第 1 の変換手段と、上記仮数部抽出手段の出力  $f$  を入力とする関数  $Y(f)$  の値を出力する第 2 の変換手段と、上記第 1 の変換手段の出力値と、上記第 2 の変換手段の出力値とを乗算する乗算手段とを備えることによって、入力値が変動小数点データである場合でも、少ない回路構成で、高速に、演算精度良く、巾乗の計算を行えることとなる。

#### 【0043】

ここで、少ない回路構成で、と言う意味は、仮数部抽出手段によって、仮数部の上位ビットのみとり出しており、該上位ビットのみをアドレスとしてテーブルを引くので、テーブルのメモリ空間が小さくて済む、ということである。

#### 【0044】

また、高速に、という意味は、変動小数点フォーマットのビットパターンを直接取り出す処理と、テーブルアクセスと、乗算とのみによって構成されているので、複雑な計算が不要となり、高速に実行できるということである。

#### 【0045】

また、演算精度良く、という意味は、変動小数点から、整数への型変換を行うことがないので、どんな場合でも、この実施の形態では、12 ビットの有効桁数が維持できる、ということである。

#### 【0046】

本実施の形態では、仮数部から取り出すビット数を 12 ビットとしたが、それ以外の値であっても良く、12 ビットより大きい値であれば、有効桁数がより多

くとれるので演算精度が向上するが、テーブルメモリのサイズが大きくなる。逆に、12ビットより小さい値であれば、有効桁数がより少なくなるので演算精度は劣化するが、テーブルメモリのサイズは小さくて済む。例えば、11ビットにした場合は、第1の変換手段102には、アドレス*i*に対して、 $2^{((i-127-11)*0.75)}$ となる値が格納され、第2の変換手段103には、アドレス*j*に対して、 $(2048+j)^{0.75}$ となる値が格納される。

#### 【0047】

##### (実施の形態2)

次に本発明の実施の形態2における巾乗算出装置について、図面を参照しながら説明する。本実施の形態では、本発明の巾乗算出装置の応用として、巾乗値*v*へ1.0の値を整数化した値を求めるための構成、すなわち、浮動小数点値*v*を整数に型変換する装置の構成、動作を説明する。浮動小数点値を整数に型変換する処理は、オーディオやビデオのエンコード処理において、極めて頻繁に行われるので、この処理を高速に行えると、その効果は絶大となる。例えば、MPEG2、或いは、MPEG4AAC規格のオーディオエンコーダの中では、変域が1.0以上8192.0未満であるところの浮動小数点値*v*に対して、*v*の値を整数値に型変換する処理が頻繁に行われる。本実施の形態では、説明の簡単化のために、変域が2.0以上32.0未満であるところの浮動小数点値*v*に対して、*v*の値を整数値に型変換する装置の構成、動作を説明する。

#### 【0048】

図7は本実施の形態2における巾乗算出装置の構成を示すブロック図である。この巾乗算出装置は、指数部仮数部抽出手段700、第3の変換手段701を含んで構成される。

#### 【0049】

指数部仮数部抽出手段700では、浮動小数点フォーマットのデータの指数部と仮数部とをまたぐビットフィールドから仮数部の上位*K*ビットを含むビットパターンを取り出す。本実施の形態では浮動小数点フォーマットは、図6に示す指数部の下位2ビットと仮数部の上位4ビットを取り出す。すなわち、浮動小数点フォーマットの19ビット目から24ビット目までの連続フィールドを取り出す。



## 【0050】

この事の意図は以下のとおりである。

## 【0051】

今、入力の浮動小数点値  $v$  の変域は2.0以上32.0未満としており、求めるものは、 $(int)(v^1)$  である。従って、出力値は、2以上31以下の整数である。さてここで、例えば、浮動小数点値2.0のビットパターンは、0 10000000 000000000000000000000000 であり、浮動小数点値31.99999999999999のビットパターンは、0 10000011 111111111111111111111111 であるので、上記変域においては、指数部内でビットが変動するのは、指数部内の下位2ビットのみである。逆に言うと、この下位2ビットが分かれば、その値に128を加える事によって、元々の指数部の値が導き出せることが分かる。

## 【0052】

一方、仮数部については、23ビットの全ビットが変動するが、最終的な出力値の有効桁数は5ビットであるので、仮数部として必要なビットは、仮数部内の上位4ビットのみとなる。要するに、仮数部内の上位4ビット以外のビットは、結果的に切り捨てられるビットである。そのために、上記指数部仮数部抽出手段700では、必要最小限の指数部であるところの下位2ビットと、仮数部の上位4ビットのみを取り出すこととした。

## 【0053】

第3の変換手段701は、上記指数部仮数部抽出手段700の出力値を受けて、関数  $Z(i, j)$  の値を出力する。ここで、 $i$ 、 $j$  は  $w$  から導き出せる値である。本実施の形態では、図8に示すテーブルによって第3の変換手段701は構成されている。本テーブルの、アドレス  $w$  には、以下の様に算出された値が格納されている。すなわち、 $i$  を  $w$  の上位2ビットの値に128を足した値、つまり、上記指数部仮数部抽出手段700がアクセスした元々の浮動小数点データの指数部の値  $j$  を、 $w$  の下位4ビットの値、つまり、上記指数部仮数部抽出手段700がアクセスした元々の浮動小数点データの仮数部の上位4ビットの値とした時、 $(2^{((i-127-4)*1.0)}) * ((1<4)+j)^{1.0}$  となる値がアドレス  $w$  に格納されている。

## 【0054】

このような構成の中乗算出装置の動作について説明する。まず図7の指数部仮数部抽出手段700は、入力値 $v$ が与えられると、該 $v$ に対する浮動小数点フォーマットにおける19ビット目から24ビット目までの6ビットの連続フィールドを抽出する。例えば、 $v = 3.75$ であれば、これに対する浮動小数点フォーマットのビットパターンは、0 10000000 111000000000000000000000 であるので、指数部仮数部抽出手段700はこの場合、00 1110 を抽出する。

## 【0055】

次に、第3の変換手段701は、上記指数部仮数部抽出手段700の出力値 $b'$  001110 をアドレスとして、図8に示すテーブルを引く。この例の場合、 $b'$  001110は14であるので、アドレス14を引き、出力値3を得る。これは、入力値3.75を整数に型変換した値になっている。

## 【0056】

本実施の形態の動作を確認するために、 $v = 20.75$ に対する処理過程を再度たどってみる。 $v = 20.75$ であれば、これに対する浮動小数点フォーマットのビットパターンは、0 10000011 010011000000000000000000 であるので、指数部仮数部抽出手段700はこの場合、11 0100を抽出する。

## 【0057】

次に、第3の変換手段701は、上記指数部仮数部抽出手段700の出力値 $b'$  110100 をアドレスとして、図8に示すテーブルを引く。この例の場合、 $b'$  110100は52であるので、アドレス52を引き、出力値20を得る。これは、入力値20.75を整数に型変換した値になっている。

## 【0058】

以上のように本実施の形態によれば、入力の浮動小数点フォーマットのデータの指数部と仮数部とにまたがるビットフィールドから仮数部の上位 $K$ ビットを含むビットパターンを抽出する指数部仮数部抽出手段と、上記指数部仮数部抽出手段の出力 $w$ から導き出せる値 $i$ 、 $j$ を入力とする関数 $Z(i, j)$ の値を出力する第3の変換手段とを備え、上記第3の変換手段は、アドレス $w$ に、 $w$ の下位 $K$ ビットの値 $j$ と、 $w$ の下位 $K$ ビットを除く上位側のビットから導かれる値 $i$ （本実

施の形態では、 $i$  は  $w$  の上位側の 2 ビットが示す値 + 1 2 8) に対し、 $2^{(i - ((1 \ll E) - 1) - K) * p * ((1 \ll K) + j) \wedge p}$  の値が格納されているテーブルで構成されており、上記指数部仮数部抽出手段が取り出した値をアドレスとして、上記第 3 の変換手段を構成しているテーブルを引くことによって入力値が浮動小数点データである場合でも、少ない回路構成で、高速に、巾乗の計算を行えることとなる。

#### 【0 0 5 9】

特に、本実施の形態では、 $p$  を 1、テーブルに格納されている値は整数値としているので、結果として本実施の形態は、浮動小数点フォーマットの入力値  $v$  に対して、当該  $v$  の値を整数値に型変換する処理を高速に行うことができるものとなる。

#### 【0 0 6 0】

##### 【発明の効果】

請求項 1, 2, 4 記載の発明によれば、浮動小数点フォーマットのビットパターンを直接取り出す処理と、該取り出された値の変換処理と、乗算とのみによって構成されているので、複雑な計算が不要となり、高速に巾乗の計算が実行できるということである。

#### 【0 0 6 1】

請求項 3, 5 記載の発明によれば、仮数部から取り出された  $K$  ビット巾のデータでアクセスする  $K$  ビット巾のテーブルと、指数部に必要なビット巾のテーブルを設ければよいので、容量の大きなテーブルを設ける必要が無くなり、少ないハードウェア規模で、巾乗値を概算することができる。

#### 【0 0 6 2】

請求項 6 記載の発明によれば、 $p$  の値を 1 とし、テーブルに格納する値を整数値とすることによって、浮動小数点値を整数値に型変換する処理が高速に行える事となる。

#### 【0 0 6 3】

請求項 7 記載の発明によれば、指数部と仮数部とが連続のビットフィールドに配置されている場合、1 回のビット切りだし処理で、指数部と仮数部とが同時に

切り出せることとなる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態 1 における巾乗算出装置の構成を示すブロック図

【図 2】

第 1 の変換手段を構成するテーブルの一例を示す図

【図 3】

第 2 の変換手段を構成するテーブルの一例を示す図

【図 4】

第 1 の変換手段を構成するテーブルの一例を示す図

【図 5】

第 2 の変換手段を構成するテーブルの一例を示す図

【図 6】

I E E E 7 5 4、3 2 ビット浮動小数点フォーマットのビットフィールドを示す図

【図 7】

本発明の実施の形態 2 における巾乗算出装置の構成を示すブロック図

【図 8】

第 3 の変換手段を構成するテーブルの一例を示す図

【図 9】

従来例における巾乗算出装置の信号処理方法を示すフローチャート

【図 1 0】

従来例における巾乗算出装置が内蔵する R O M テーブルを示す図

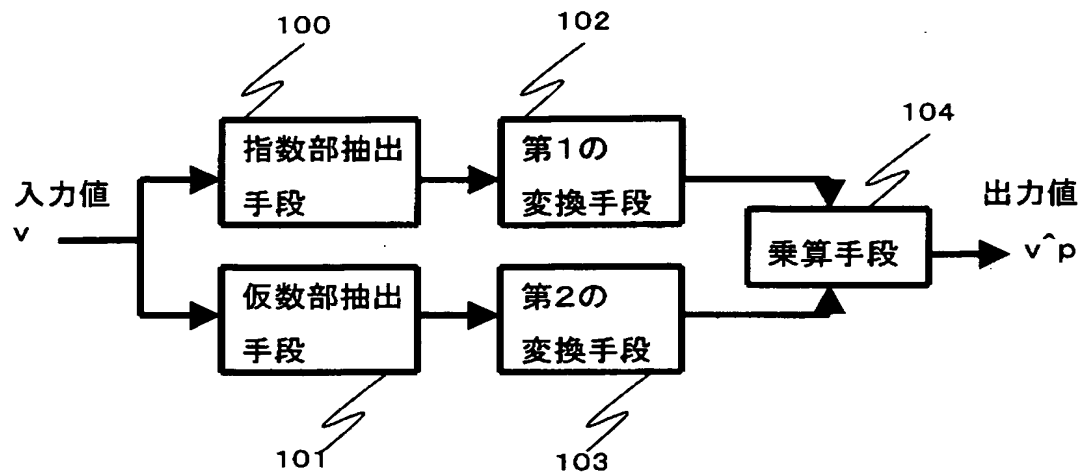
【符号の説明】

- 1 0 0 指数部抽出手段
- 1 0 1 仮数部抽出手段
- 1 0 2 第 1 の変換手段
- 1 0 3 第 2 の変換手段
- 1 0 4 乗算手段

- 6 0 0 符号ビット
- 6 0 1 指数部
- 6 0 2 仮数部
- 7 0 0 指数部仮数部抽出手段
- 7 0 1 第 3 の変換手段

【書類名】 図面

【図 1】



【図 2】

アドレス	データ
0	0.000000
1	0.000000
2	0.000000
125	0.000691
126	0.001161
127	0.001953
128	0.003285
129	0.005524
130	0.009291
131	0.015625
132	0.026278
133	0.044194
134	0.074325
135	0.125000
136	0.210224
137	0.353553
138	0.594604
139	1.000000
140	1.681793
141	2.828427
142	4.756828
143	8.000000
144	13.454343
145	22.627417
146	38.054628
147	64.000000
148	107.634741
149	181.019336
150	304.437021
151	512.000000
255	1.54742505*e26

【図 3】

アドレス	データ
0	512.000000
1	512.093750
2	512.187500
3	512.281250
4	512.374939
2045	693.712158
2046	693.796936
2047	693.881653
2048	693.966309
2049	694.051025
2050	694.135742
2051	694.220459
3582	820.230835
3583	820.310913
3584	820.391052
3585	820.471191
3586	820.551270
4092	860.762573
4093	860.841431
4094	860.920227
4095	860.999084



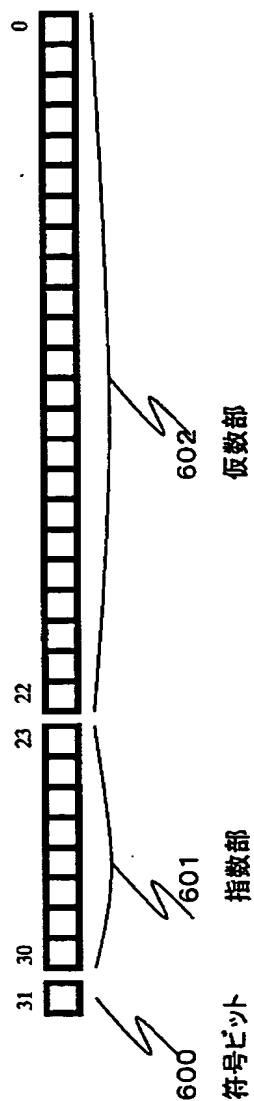
【図 4】

アドレス	データ
0	0.000000
1	0.000000
2	0.000000
125	0.353553
126	0.594604
127	1.000000
128	1.681793
129	2.828427
130	4.756828
131	8.000000
132	13.454343
133	22.627417
134	38.054628
135	64.000000
136	107.634741
137	181.019336
138	304.437021
139	512.000000
140	861.077929
141	1448.154688
142	2435.496172
143	4096.000000
144	6888.623434
145	11585.237503
146	19483.969372
147	32768.000000
148	55108.987470
149	92681.900024
150	155871.754978
151	262144.000000
255	7.92281625142e28

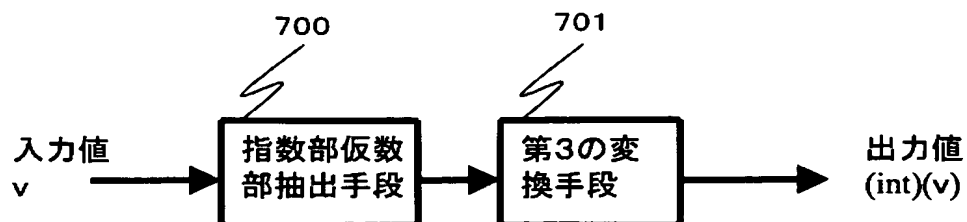
【図 5】

アドレス	データ
0	1.000000
1	1.000183
2	1.000366
3	1.000549
4	1.000732
2045	1.354907
2046	1.355072
2047	1.355238
2048	1.355403
2049	1.355568
2050	1.355734
2051	1.355899
3582	1.602013
3583	1.602170
3584	1.602326
3585	1.602483
3586	1.602639
4092	1.681177
4093	1.681331
4094	1.681485
4095	1.681639

【図 6】



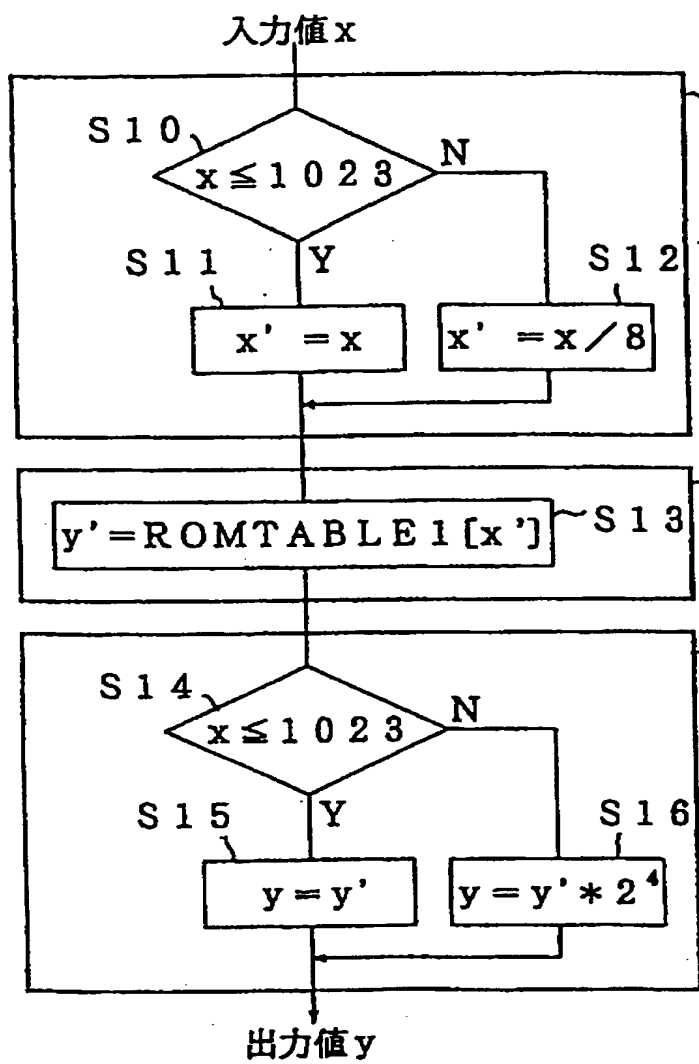
【図 7】



【図 8】

アドレス	データ
0	2
1	2
2	2
3	2
4	2
5	2
6	2
7	2
8	3
9	3
10	3
11	3
12	3
13	3
14	3
15	3
16	4
17	4
18	4
19	4
20	5
21	5
22	5
23	5
24	6
25	6
26	6
27	6
28	7
29	7
30	7
31	7
32	8
33	8
34	9
35	9
36	10
37	10
38	11
39	11
40	12
41	12
42	13
43	13
44	14
45	14
46	15
47	15
48	16
49	17
50	18
51	19
52	20
53	21
54	22
55	23
56	24
57	25
58	26
59	27
60	28
61	29
62	30
63	31

【図 9】



【図 10】

0	0. 000000
1	1. 000000
2	2. 519842
3	4. 326749
4	6. 349604
5	8. 549880
6	10. 902724
7	13. 390518
8	16. 000000
9	18. 720754
// // //	
500	3968. 502530
// // //	
1014	10187. 100875
1015	10200. 498344
1016	10213. 900213
1017	10227. 306480
1018	10240. 717141
1019	10254. 132195
1020	10267. 551638
1021	10280. 975446
1022	10294. 403678
1023	10307. 836271

【書類名】 要約書

【要約】

【課題】 浮動小数点フォーマットのデータ  $v$  に対し、 $v$  の  $p$  乗 ( $v^p$ ) を計算を、少ない回路構成で、高速に、演算精度良く行うこと。

【解決手段】 入力の浮動小数点フォーマットのデータの指数部からビット列を取りだす指数部抽出手段と、当該仮数部の上位  $K$  ビットを取りだす仮数部抽出手段と、上記指数部抽出手段の出力  $e$  を入力とする関数  $X(e)$  の値を出力する第 1 の変換手段と、上記仮数部抽出手段の出力  $f$  を入力とする関数  $Y(f)$  の値を出力する第 2 の変換手段と、上記第 1 の変換手段の出力値と、上記第 2 の変換手段の出力値とを乗算する乗算手段とを備えている。

【選択図】 図 1

特願 2 0 0 0 - 2 2 2 2 6 4

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日	1 9 9 0 年 8 月 2 8 日
[変更理由]	新規登録
住 所	大阪府門真市大字門真 1 0 0 6 番地
氏 名	松下電器産業株式会社